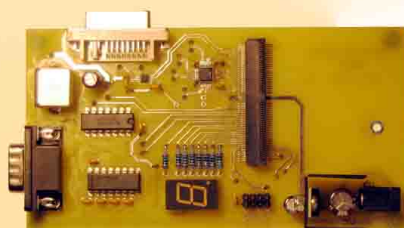


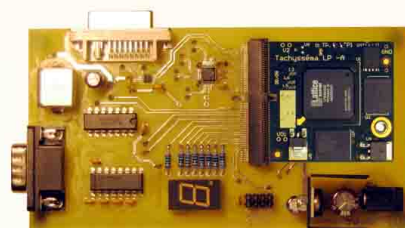
## MODULE EMBARQUÉ FPGA FAIBLE COÛT

### Le concept des modules



#### Circuit simple technologie

Risque négligeable  
Très faible coût

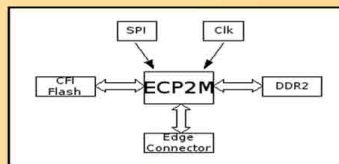


### Solution complète

#### Système temps réel

Haute performance  
Faible coût

### Les Modules Tachyssema



### Interets

Elaboré autour du Lattice ECP2M, le FPGA faible coût le plus intelligent du marché.  
Fiabilité des systèmes développés.  
Réduction du coût technologique, le module étant la seule partie en technologie avancée.  
Simplification de la logistique de production.  
Réduction des risques de développement et du besoin de savoir faire.  
Réduction des délais et des coûts de développement.

### Applications

Systèmes embarqués.  
Traitement du signal temps réel.  
Production de matériel médical, industriel, scientifique ou de communication.  
Réalisation de bancs de tests à grande flexibilité.  
Modules d'évaluations.

### Package Logiciel

Les Modules Tachyssema sont livrés avec un ou plusieurs BSP (Board Support Package), suites d'outils logiciels destinés à faciliter, à fiabiliser et à accélérer la mise en œuvre des modules.

Vous trouverez dans ces BSP les divers fichiers de contraintes permettant de démarrer très rapidement votre projet, le ou les bit streams directement utilisables, le ou les projets complets ISP LEVER correspondants aux bit streams fournis vous permettant ainsi d'adapter et d'optimiser le code à vos applications.

Beaucoup d'IP sont disponibles chez Lattice ainsi que chez des tierces parties. Tachyssema développe des IP spécifiques pour ses propres modules prenant en compte la totalité de la carte et offrant ainsi des outils particulièrement rapides et optimisés.

### Caractéristiques

	Module LP	Modules HV
<b>BGA package</b>	484 balls	672 balls
<b>ECP2M density</b>	Série 20/35/50 Klut 19/35/48	Série 50 Klut 48
<b>DDR2</b>	512 Mb / 1 Gb / 2 Gb	
<b>FLASH</b>	512 Mb / 1 Gb	
<b>I/O</b>	25 + 12	40
<b>Liens haute vitesse</b>	SERDES x4 3.125Gb/s	SERDES x8 3.125Gb/s
<b>Blocs SysDSP</b>	24 / 32 / 88	88
<b>Dimensions</b>	44 x 52	60 x 62
<b>MICO 32</b>	Embarqué en FLASH	
<b>µC-Linux</b>	Embarqué en FLASH	
<b>Ressource d'horloge</b>	Oscillateur local haute qualité 8 PLL empilable low jitter 2 DLL	
<b>Alimentation</b>	3,3 v unique	

Equipé de la gamme Lattice ECP2M, les modules LP et HV vous donnent toute la puissance et la flexibilité de cette architecture ainsi que la rapidité des SERDES.

La mémoire FLASH embarquée assure une parfaite fiabilité et autonomie des modules.

L'implémentation optionnelle de processeur MICO\_32 et de l'environnement µC\_LINUX vous donne accès à un outils très puissant d'une grande souplesse.

La RAM DDR2 offre une très grande capacité de traitement de flux en temps réel et de mémoire applicative.

La connectique très haute vitesse permet d'exploiter au mieux la capacité d'acquisition et de génération de flux du FPGA.

### Support Technique

La parfaite connaissance de ces modules, l'expertise dans les FPGA, le traitement du signal en temps réel et la production électronique permettent à Tachyssema de vous proposer le support ou le consulting pour l'élaboration de l'architecture, le développement matériel ou logiciel de votre système afin d'atteindre vos objectifs de performance, de délai et de coût de production.